

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

특 2000-0076754

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.<sup>7</sup> (11) 공개번호 특2000-0076754  
H01L 21/311 (43) 공개일자 2000년12월26일

(21) 출원번호 10-2000-0010142  
(22) 출원일자 2000년02월29일  
(30) 우선권주장 99-55771 1999년03월03일 일본(JP)  
(71) 출원인 소니 가부시끼 가이샤 이데이 노부유키  
(72) 발명자 일본국 도쿄도 시나가와쿠 키타시나가와 6초메 7반 35고 후카사와마사나가  
일본국 도쿄도 시나가와쿠 키타시나가와 6초메 7반 35고 소니 가부시끼 가이샤 내  
가도무라 신고  
일본국 도쿄도 시나가와쿠 키타시나가와 6초메 7반 35고 소니 가부시끼 가이샤 내  
박종길, 김재만  
(74) 대리인 박종길, 김재만

실사청구 : 없음

(54) 절연막의 에칭 방법 및 배선층의 형성 방법

요약

유기계 유전막(誘電膜)을 포함하는 절연막에 대하여 대미지(damage)층의 형성이나 스루풋(throughput)의 저하를 초래하지 않고 신속하게 에칭 가공하는 방법을 제공한다.

기판(10)에 폴리알릴에테르막 등의 유기계 유전막(12)과 산화 실리콘계 유전막(13)의 적층막 등, 유기계 유전막을 포함하는 절연막(14)을 형성하고, 절연막의 상층에 마스크층(R)을 패턴 형성한다. 다음에, 유기계 유전막 부분(12)을 에칭 가공할 때, 수소 가스와 질소 가스의 혼합 가스 중, 또는 암모니아 가스의 혼합 가스 중에서의 기체 방전 등에 의해 발생하는 NH기(鏽)를 함유하는 미온 또는 래디컬(radical)에 의해, 마스크층(R)을 에칭 마스크로서 에칭하여, CN기를 함유하는 반응 생성물 등을 생성하면서, 절연막(14(12))을 에칭하여, 개구부 등을 형성한다.

도표도

도3

제1면

기판, 유기계 유전막, 절연막, 산화 실리콘계 유전막, 마스크층.

명세서

도면의 간단한 설명

도 1은 본 실시 형태에 관한 배선층의 형성 방법에 의해 형성한 배선층의 단면도.

도 2는 본 실시 형태에 관한 배선층의 형성 방법의 형성 공정을 나타낸 단면도이며, (A)는 레지스트막의 형성 공정까지, (B)는 제1 층간 절연막의 에칭 공정까지를 나타냄.

도 3은 도 2의 계속 공정을 나타내며, (C)는 제2 층간 절연막의 에칭 공정까지, (D)는 밀착층의 형성 공정까지를 나타냄.

도 4는 도 3의 계속 공정을 나타내며, (E)는 플러그용 층의 형성 공정까지, (F)는 콘택트 홀의 외부 플러그용 층 및 밀착층의 제거 공정까지를 나타냄.

도 5는 실시예 1에서 측정한 발광 스펙트럼을 나타낸 도면이며, (A)  $N_2=1000\text{sccm}$ , (B)  $N_2/H_2=50/50\text{sccm}$ , (C)  $H_2=100\text{sccm}$ 로 했을 때의 발광 스펙트럼.

도 6은 실시예 2에서 측정한 에칭 가스 유량비(流量比)를 변화시켰을 때의 상대 에칭 속도와 각 유량비에 서의 (CN, NH,  $N_2$ , CH, H)의 각 발광 성분의 발광 스펙트럼 강도비(強度比)를 나타낸 도면.

도 7은 실시예 3에서 측정한 매스 스펙트럼(mass spectrum)을 나타낸 도면이며, (A)  $N_2$ , (B)  $N_2/H_2$ 를 사용한 경우의 에칭 중의 매스 스펙트럼.

도 8은 종래예에 관한 배선층 형성 방법의 형성 공정을 나타낸 단면도이며, (A)는 레지스트막의 형성 공정까지, (B)는 제1 층간 절연막의 에칭 공정까지를 나타냄.

도 9는 도 8의 계속 공정을 나타내며, (C)는 제2 층간 절연막의 에칭 공정까지, (D)는 밀착층의 형성 공정까지를 나타냄.

도 10은 도 9의 계속 공정의 플러그층 층의 형성 공정에서의 문제점을 나타낸 단면도.

<도면의 주요 부분에 대한 부호의 설명>

10: 반도체 기판, 11: 제1 배선층, 12: 제1 층간 절연막, 12': 대미지층, 13: 제2 층간 절연막, 14: 층간 절연막, 15: 밀착층, 16: 플러그층, 16a: 플러그, 17: 제2 배선층, R: 레지스트막, CH: 콘택트 홀, G: 가스, V: 보이드(void)(매입(埋入) 불량).

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 절연막의 에칭 방법 및 배선층의 형성 방법에 관한 것이며, 특히 저유전율의 유기계 유전막(誘電膜)을 포함하는 절연막의 에칭 방법, 및 상기 절연막에 에칭에 의해 개구부를 형성하고 도전체로 매입(埋入)하여, 배선층을 형성하는 배선층의 형성 방법에 관한 것이다.

최근의 반도체 집적 회로의 미세화 및 고집적화는 3년에 차세대로 진행되어, 수mm(角)의 반도체 칩에 수백만개 이상의 소자를 집적화하는 것이 필요하게 되어 오고 있다.

상기 반도체 장치의 미세화 및 고집적화를 달성하기 위해, 디자인 룰은 전(前)세대의 7할(割)의 축소화가 행해져, 예를 들면 트랜지스터의 게이트 전극의 게이트 폭이나 DRAM 등에서의 커패시터의 점유 면적을 줄게 하고, 축소화에 따라 반도체 장치의 고속화도 실현되어 왔다.

상기 반도체 장치의 미세화 및 고집적화에 따라, 반도체 장치의 배선층은 즉각과 같은 평면적인 소자의 미세화로는 완전히 대응할 수 없게 되어, 배선층을 2중 또는 3중 이상으로 겹쳐 쌓는 다층 배선 기술이 불가결하게 되어 오고 있다.

그러나, 한편으로 상기과 같이 고집적화된 반도체 장치에 대한 소자의 고기능화, 동작 속도의 고속화에 대한 요구는 점점 높아지고 있으며, 예를 들면 상기 미세화된 다층 배선층에서, 배선층 간의 용량 증대에 의한 신호 지연이 디바이스 동작의 고속화를 방해하는 요인으로 되어, 중요한 문제가 되고 있다.

이 문제를 해결하기 위해, 종래 사용되고 있는 산화 실리콘(比)유전율 4.3)보다 비유전율이 낮은 절연성 재료에 의해 층간 절연막을 형성하여, 배선층 간의 용량을 저감하는 방법이 연구되고 있다.

산화 실리콘보다 비유전율이 낮은 절연성 재료로서는, 유기계 재료와 무기계 재료로 대별된다.

상기 무기계 재료의 대표인 SiO<sub>2</sub>는 플라즈마 CVD(Chemical Vapor Deposition)법에 의해 용이하게 성막 가능하기 때문에 실용화가 가까운 기술로서 주목되고 있다.

한편, 유기계 재료로서는, 예를 들면 폴리알릴에테르 등, 비유전율이 2-3.0으로 낮은 재료가 많아, 차세대 이후를 향한 실용화에 대하여 기대가 크다.

상기와 같이, 층간 절연막의 일부에 비유전율이 낮은 유기계 재료를 사용하여, 배선층 간의 용량을 저감한 반도체 장치를 제조하는 방법으로서, 예를 들면 다음과 같이 하여 행해진다.

먼저, 도 8 (A)에 나타낸 바와 같이, 실리콘 반도체 기판(10) 상에, 예를 들면 트랜지스터 등 도시하지 않은 반도체 소자를 형성한 후, 반도체 기판(10)의 상층 또는 도시하지 않은 절연막 상층에, 예를 들면 알루미늄을 퇴적시키고, 패턴 가공하여 제1 배선층(11)을 형성한다.

다음에, 예를 들면 액체의 폴리알릴에테르를 기판 상에 적하(滴下)하고, 기판을 회전시켜 균일하게 넓히고, 베이킹(baking) 처리 및 큐어(cure) 처리를 행하여, 폴리알릴에테르로 이루어지는 제1 층간 절연막(12)을 형성한다. 다음에, 제1 층간 절연막(12)의 상층에 실리콘으로 이루어지는 제2 층간 절연막(13)을 형성한다.

이상과 같이 하여, 제1 층간 절연막(12) 및 제2 층간 절연막(13)의 적층 절연막인 층간 절연막(14)을 형성한다.

다음에 포토리소그래피 공정에 의해 콘택트 홀의 개구 패턴을 가지는 레지스트막(R)을 층간 절연막(14)의 상층에 형성한다.

다음에, 도 8 (B)에 나타낸 바와 같이, 예를 들면 마그네트론 에칭 장치에 의해, 에칭 가스로서 C<sub>2</sub>F<sub>4</sub>/CO/Ar/O<sub>2</sub>를 사용하여 에칭을 실시하고, 제2 층간 절연막(13)을 관통하여 제1 층간 절연막(12)을 노출시키는 콘택트 홀(CH)을 개구한다.

다음에, 도 9 (C)에 나타낸 바와 같이, 예를 들면 ECR(Electron Cyclotron Resonance)형의 플라즈마 에칭 장치를 사용하여, 유기계 재료로 이루어지는 절연막의 에칭 처리에 통상 사용되는 산소(O<sub>2</sub>)를 사용하는 에칭 처리에 의해, 제1 층간 절연막(12) 및 제2 층간 절연막(13)으로 이루어지는 층간 절연막(14)을 관통하여 제1 배선층(11)의 상면을 노출시키는 콘택트 홀(CH)을 개구한다.

상기 에칭 처리에서, 유기계 재료로 이루어지는 레지스트막(R)은 에칭 제거된다.

또한, 제1 층간 절연막(12)의 콘택트 홀(CH)의 내벽면 표층(表層) 부분은, 산소(O<sub>2</sub>)를 사용하는 에칭 처리에 의해 산화되어, 대미지(damage)층(12')이 형성되게 된다.

다음에, 도 9 (D)에 나타난 바와 같이, 예를 들면 원거리 스퍼터링법 등의 스퍼터링법에 의해, 질화 티탄막 또는 질화 티탄과 티탄의 적층막 등을 성장하여, 밀착층(15)을 형성한다.

이후의 공정으로서, 예를 들면 CVD법에 의해 콘택트 홀(CH) 내를 텅스텐 등의 도전체로 매입하여 제1 배선층(11)에 접속하는 플러그를 형성한 후, 플러그에 접속하도록 하여 그 상층에 제2 배선층을 형성한다. 그 후의 공정으로서, 추가로 그 밖의 반도체 소자를 형성할 수도 있다.

이상, 층간 절연막의 상층 및 하층에 각각 형성된 제1 배선층과 제2 배선층이 층간 절연막을 관통하는 콘택트 홀 내에 매입된 플러그에 의해 접속된 반도체 장치를 형성할 수 있다.

#### 본 발명이 이루고자하는 기술적 과제

그러나, 상기 반도체 장치의 제조 방법에서는, 제1 층간 절연막(12)을 에칭하여 콘택트 홀(CH)을 개구하는 공정에서, 산소( $O_2$ )를 사용하는 에칭 처리에 의해 산화되어, 제1 층간 절연막(12)의 콘택트 홀(CH)의 내벽면 표층 부분에 대미지층(12')이 형성되어 있기 때문에, CVD법 등에 의해 콘택트 홀(CH) 내를 텅스텐 등의 도전체로 매입하는 공정에서, 도 10에 나타난 바와 같이, 대미지층(12')으로부터 가스(6)가 방출되어 버려, 텅스텐에 의한 콘택트 홀(CH)의 매입을 양호하게 행할 수 없어 매입 불량(보이드(void))(V)이 형성되고, 도전 불량으로 되는 문제가 발생하고 있다.

상기 문제를 피하기 위해, 유기계 재료로 이루어지는 절연막의 에칭 처리에, 산소( $O_2$ ) 가스보다 반응성이 낮은 질소( $N_2$ ) 가스를 사용하는 방법도 있지만, 이 경우에는 산소 가스를 사용하는 경우보다 에칭 속도가 현저하게 낮아져, 반도체 장치의 제조 공정에서는 스루풋(throughput)의 저하라고 하는 다른 문제를 발생시키게 된다.

본 발명은 상기 상황을 감안하여 이루어진 것이며, 따라서 본 발명은 유기계 유전막을 포함하는 절연막을 가공할 때, 도전 불량의 원인이 되는 대미지층을 형성하지 않고, 스루풋의 저하를 초래하지 않아 신속하게 에칭 가공할 수 있는 절연막의 에칭 방법, 및 상기 절연막에 에칭에 의해 개구부를 형성하여 도전체로 매입하고, 배선층을 형성하는 배선층의 형성 방법을 제공하는 것을 목적으로 한다.

#### 본 발명의 구성 및 작용

상기 목적을 달성하기 위해, 본 발명의 절연막 에칭 방법은 기판에 유기계 유전막을 포함하는 절연막을 형성하는 공정과, 상기 절연막의 상층에 마스크층을 패턴 형성하는 공정과, 상기 마스크층을 에칭 마스크로 하여, 최소한 NH기(窒素)를 함유하는 이온 또는 래디칼(radical)에 의해, 상기 절연막을 에칭 가공하는 공정을 가진다.

상기 본 발명의 절연막 에칭 방법은 바람직하게는, 상기 절연막을 에칭 가공하는 공정에서는, 최소한 수소 가스와 질소 가스를 함유하는 혼합 가스 중, 또는 암모니아 가스를 함유하는 가스 중에서의 기체 방전에 의해, NH기를 함유하는 이온 또는 래디칼을 발생시켜 에칭 가공한다.

상기 본 발명의 절연막 에칭 방법은 바람직하게는, 상기 절연막을 에칭 가공하는 공정에서는, 최소한 CN기를 함유하는 반응 생성물을 생성하면서 에칭 가공한다.

상기 본 발명의 절연막 에칭 방법은 바람직하게는, 상기 절연막을 형성하는 공정, 기판에 상기 유기계 유전막을 형성하는 공정과, 상기 유기계 유전막의 상층에 산화 실리콘계 유전막을 형성하는 공정을 포함하고, 상기 절연막을 에칭 가공하는 공정에서는, 상기 유기계 유전막 부분을 에칭 가공할 때, 최소한 NH기를 함유하는 이온 또는 래디칼에 의해 에칭 가공한다.

상기 본 발명의 절연막 에칭 방법은, 바람직하게는, 상기 유기계 유전막으로서, 폴리알릴에테르막을 형성한다.

상기 본 발명의 절연막의 에칭 방법은, 기판에 폴리알릴에테르막 등의 유기계 유전막과 산화 실리콘계 유전막의 적층막 등, 유기계 유전막을 포함하는 절연막을 형성하고, 절연막의 상층에 레지스트막 등의 마스크층을 패턴 형성한다. 다음에, 유기계 유전막 부분을 에칭 가공할 때, 수소 가스와 질소 가스의 혼합 가스 중, 또는 암모니아 가스를 함유하는 가스 중에서의 기체 방전 등에 의해 발생하는 NH기를 함유하는 이온 또는 래디칼에 의해, 마스크층을 에칭 마스크로 하여, NH기를 함유하는 반응 생성물 등을 생성하면서, 절연막을 에칭 가공한다.

상기 본 발명의 절연막의 에칭 방법에 의하면, 폴리알릴에테르막 등의 유기계 유전막 부분을 에칭할 때, 최소한 NH기를 함유하는 이온 또는 래디칼에 의해 에칭 가공한다.

NH기를 함유하는 이온 또는 래디칼에 의한 에칭에 의하면, 도전 불량의 원인으로 되는 대미지층을 형성하지 않아 사이드 에칭을 억제하고, 또 높은 에칭 속도를 유지하며 스루풋의 저하를 초래하지 않고 신속하게 유기계 유전막을 포함하는 절연막을 에칭 가공할 수 있다.

또, 상기 목적을 달성하기 위해, 본 발명의 배선층의 형성 방법은 기판에 제1 배선층을 형성하는 공정과, 상기 제1 배선층의 상층에 유기계 유전막을 포함하는 절연막을 형성하는 공정과, 상기 절연막의 상층에 마스크층을 패턴 형성하는 공정과, 상기 마스크층을 에칭 마스크로 하여, 최소한 NH기를 함유하는 이온 또는 래디칼에 의해 에칭하고, 상기 절연막을 관통하여 제1 배선층에 달하는 개구부를 형성하는 공정과, 상기 제1 배선층에 접속하도록 상기 개구부 내를 도전체로 매입하여, 제2 배선층을 형성하는 공정을 가진다.

상기 본 발명의 배선층의 형성 방법은 바람직하게는, 상기 개구부를 형성하는 공정에서는, 최소한 수소 가스와 질소 가스를 함유하는 혼합 가스 중, 또는 암모니아 가스를 함유하는 가스 중에서의 기체 방전에 의해, NH기를 함유하는 이온 또는 래디칼을 발생시켜 에칭한다.

상기 본 발명의 배선층의 형성 방법은 바람직하게는, 상기 개구부를 형성하는 공정에서는, 최소한  $\text{NH}_3$ 를 함유하는 반응 생성물을 생성하면서 에칭한다.

상기 본 발명의 배선층의 형성 방법은 바람직하게는, 상기 절연막을 형성하는 공정이, 기판에 상기 유기계 유전막을 형성하는 공정과, 상기 유기계 유전막의 상층에 산화 실리콘계 유전막을 형성하는 공정을 포함하고, 상기 개구부를 형성하는 공정에서는, 상기 유기계 유전막 부분을 에칭할 때, 최소한  $\text{NH}_3$ 를 함유하는 이온 또는 래디컬에 의해 에칭한다.

상기 본 발명의 배선층의 형성 방법은 바람직하게는, 상기 유기계 유전막으로서, 폴리알릴에테르막을 형성한다.

상기 본 발명의 배선층의 형성 방법은 기판에 제1 배선층을 형성하고, 제1 배선층의 상층에 폴리알릴에테르막 등의 유기계 유전막과 산화 실리콘계 유전막의 적층막 등 유기계 유전막을 포함하는 절연막을 형성하고, 절연막의 상층에 레지스트막 등의 마스크층을 패턴 형성한다. 다음에, 유기계 유전막 부분을 에칭 가공할 때, 수소 가스와 질소 가스의 혼합 가스 중, 또는 알루미나 가스를 함유하는 가스 중에서의 기체 방전 등에 의해 발생하는  $\text{NH}_3$ 를 함유하는 이온 또는 래디컬에 의해, 마스크층을 에칭 마스크로 하여  $\text{NH}_3$ 를 함유하는 반응 생성물 등을 생성하면서, 절연막을 관통하여 제1 배선층에 달하는 개구부를 형성한다. 다음에, 제1 배선층에 접속하도록 개구부 내를 도전체로 매입하여, 제2 배선층을 형성한다.

상기 본 발명의 배선층의 형성 방법에 의하면, 폴리알릴에테르막 등의 유기계 유전막 부분을 에칭할 때, 최소한  $\text{NH}_3$ 를 함유하는 이온 또는 래디컬에 의해 에칭한다.

$\text{NH}_3$ 를 함유하는 이온 또는 래디컬에 의한 에칭에 의하면, 도전 불량의 원인으로 되는 대미지층을 형성하지 않아 사이드 에치를 억제하고, 또 높은 에칭 속도를 유지하여 스루풋의 저하를 초래하지 않고 신속하게 유기계 유전막을 포함하는 절연막을 에칭하여 개구부를 형성하고, 도전체로 매입하여 배선층을 형성할 수 있다.

다음에, 본 발명의 실시 형태에 대하여 도면을 참조하여 설명한다.

본 실시 형태에 관한 배선층의 형성 방법에 대하여 도면을 참조하여 설명한다.

도 1은 본 실시 형태에 관한 배선층의 형성 방법에 의해 형성한 배선층의 단면도이다.

실리콘 반도체 기판(10)의 소정 영역에, 예를 들면 트랜지스터 등의 도시하지 않은 반도체 소자가 형성되어 있고, 한편으로 도 1에 나타난 영역에서는, 반도체 기판(10)의 상층 또는 도시하지 않은 절연막의 상층에, 예를 들면 알루미늄으로 이루어지는 제1 배선층(11)이 형성되어 있다.

제1 배선층의 상층에는, 예를 들면 폴리알릴에테르로 이루어지는 제1 층간 절연막(12) 및 산화 실리콘으로 이루어지는 제2 층간 절연막(13)의 적층 절연막인 층간 절연막(14)이 형성되어 있다.

층간 절연막(14)에는 제1 배선층(11)에 달하는 콘택트 홀(CH)이 개구되어 있다. 콘택트 홀(CH)의 내벽면을 질화 티탄과 티탄의 적층막 등으로 이루어지는 밀착층(15)을 피복하고 있으며, 예를 들면 텅스텐으로 이루어지는 플러그(16a)가 매입되어 있다. 플러그(16a)에 접속하여, 그 상층에 예를 들면 알루미늄으로 이루어지는 제2 배선층(17)이 형성되어 있다.

다음에, 상기 배선층의 형성 방법에 대하여 설명한다.

먼저, 도 2 (A)에 나타난 바와 같이, 실리콘 반도체 기판(10)의 상층에, 도시하지 않은 영역에서 예를 들면 트랜지스터 등의 도시하지 않은 반도체 소자를 형성한 후, 반도체 기판(10)의 상층 또는 도시하지 않은 절연막의 상층에, 예를 들면 알루미늄을 퇴적시키고, 패턴 가공하여 제1 배선층(11)을 형성한다.

다음에, 예를 들면 액체의 폴리알릴에테르를 기판 상에 적하하고, 기판을 예를 들면 2500rpm~3000rpm으로 회전시켜 균일하게 넓히고, 예를 들면 150°C에서 1분, 다음에 250°C에서 1분, 각각 질소 분위기 하에서 베이킹 처리를 실시하고, 다시 큐어로(爐)로 옮겨 400°C에서 1시간, 질소 분위기 하에서 큐어 처리를 행하고, 제1 배선층(11)을 피복하여 전면(全面)에 폴리알릴에테르로 이루어지는 제1 층간 절연막(12)을 500nm의 막 두께로 형성한다.

다음에, 제1 층간 절연막(12)의 상층에, 예를 들면 플라즈마 CVD(Chemical Vapor Deposition)법에 의해 산화 실리콘으로 이루어지는 제2 층간 절연막(13)을 600nm의 막 두께로 형성한다. 플라즈마 CVD 처리의 조건으로서는, 예를 들면 (RF 파워(13.56MHz): 0.5kW, 압력: 5torr, 원료 가스 및 유량:  $\text{SiH}_4/\text{N}_2\text{O}=100/400\text{sccm}$ )로 한다.

이상과 같이 하여, 제1 층간 절연막(12) 및 제2 층간 절연막(13)의 적층 절연막인 층간 절연막(14)을 형성한다.

다음에, 포토리소그래피 공정에 의해 콘택트 홀의 개구 패턴을 가지는 에칭 마스크로 되는 레지스트막(R)을 850nm의 막 두께로 층간 절연막(14)의 상층에 형성한다.

다음에, 도 2 (B)에 나타난 바와 같이, 마그네트론 에칭 장치에 의해, 예를 들면 (기판 설치 전극 온도: 20°C, 전원 파워: 1600W, 압력: 5.3Pa, 에칭 가스 및 유량:  $\text{C}_2\text{F}_6/\text{CO}/\text{Ar}/\text{O}_2=14/250/100/2\text{sccm}$ )의 조건으로 에칭 처리를 실시하고, 제2 층간 절연막(21)을 관통하여 제1 층간 절연막(20)을 노출시키는 개구부를 개구한다.

다음에, 도 3 (C)에 나타난 바와 같이, ECR(Electron Cyclotron Resonance)형의 플라즈마 에칭 장치에 의해, 예를 들면 (기판 설치 전극 온도: 20°C,  $\mu\text{F}$ (液) 파워(2.45GHz): 2000W, 압력: 0.8Pa, RF 파워: 300W, 에칭 가스 및 유량:  $\text{NH}_3=100\text{sccm}$ )의 조건으로 에칭 처리를 실시하고, 제1 층간 절연막(20) 및 제2 층간 절연막(21)으로 이루어지는 절연막을 관통하여 제1 배선층(30)의 상면을 노출시키는 콘택트 홀(개구부)(CH)을 개구한다.

상기 에칭 처리에서, 유기계 재료로 이루어지는 레지스트막(R)은 에칭 제거된다.

상기 에칭 처리에서는, 암모니아 가스를 함유하는 가스 중에서의 기체 방전에 의해, NH기를 함유하는 이온 또는 래디컬을 발생시키고, 이를 에천트(etchant)로서 기판에 작용시켜 에칭 처리한다.

에칭 가스로서는, 예를 들면 수소와 질소의 혼합 가스(유량  $H_2/N_2=100\text{sccm}$ (예를 들면,  $H_2/N_2=75/25\text{sccm}$ ))를 사용하는 조건으로 하고, 상기과 동일하게 수소와 질소의 혼합 가스를 함유하는 가스 중에서의 기체 방전에 의해, NH기를 함유하는 이온 또는 래디컬을 발생시키고, 이를 에천트로서 기판에 작용시켜, 에칭 처리하는 것도 가능하다.

상기 에칭 처리에서는, 예를 들면 CN기를 함유하는 반응 생성물을 생성하면서 에칭을 행한다.

다음에, 도 4 (D)에 나타난 바와 같이, 예를 들면 스퍼터링법(원거리 스퍼터링법 또는 미온화 스퍼터링법)에 의해, 콘택트 홀(CH)의 내벽면을 피복하여 질화 티탄막 또는 질화 티탄과 티탄의 적층막 등을 성막하여, 밀착층(15)을 형성한다.

다음에, 도 4 (E)에 나타난 바와 같이, 예를 들면 CVD법에 의해 콘택트 홀(H) 내를 텅스텐으로 매입하여, 플러그층(16)을 형성한다. 여기에서, 텅스텐의 CVD 처리에서의 원료 가스 및 유량으로서, 예를 들면 형성 단계에서는  $WF_6/H_2/SiH_4/Ar=30/1000/10/2500\text{sccm}$ , 매입 단계에서는  $WF_6/H_2/Ar=75/500/2500\text{sccm}$ 로 한다.

플러그층(16)의 재료로서는, 예를 들면 저항이 낮은 금속 재료인 등을 사용하는 것도 가능하다. 이 경우에는, 밀착층으로서, 질화 탄탈을 사용하는 것이 바람직하다.

다음에, 도 4 (F)에 나타난 바와 같이, RIE 등의 에칭에 의한 에치백, 또는 CMP(Chemical Mechanical Polishing) 처리 등에 의해, 콘택트 홀(CH)의 외부 플러그층(16) 및 밀착층(15)을 제거하여, 콘택트 홀(CH) 내에 매입된 플러그(16a)로 한다.

이후의 공정으로서, 예를 들면 알루미늄 등에 의해 프러그(16a)에 접속하여 제2 배선층(17)을 패턴 형성한다.

이상, 도 1에 나타난 바와 같이, 콘택트 홀(CH) 내에 매입된 플러그(16a)에 의해, 제1 배선층(11) 및 제2 배선층(17)이 접속된 배선층을 형성할 수 있다.

상기 본 실시 형태의 배선층의 형성 방법에 의하면, 폴리알릴에테르막 등의 유기계 유전막 부분을 에칭할 때, 최소한 NH기를 함유하는 이온 또는 래디컬에 의한 에칭 처리를 사용하여 에칭 가공한다.

NH기를 함유하는 이온 또는 래디컬에 의한 에칭에 의하면, 도전 불량의 원인으로 되는 대미지층을 형성하지 않아 사이드 에치를 억제하고, 또 450nm/분 정도의 높은 에칭 속도를 유지하여, 스톱퍼의 저하를 초래하지 않고 신속하게 유기계 유전막을 포함하는 절연막을 이방성 에칭 가공할 수 있고, 이 에칭 처리에 의해 절연막에 개구부를 형성하고, 도전체로 매입하여 배선층을 형성할 수 있다.

#### (실시예 1)

상기 실시 형태에서, 폴리알릴에테르로 이루어지는 제2 층간 절연막을 에칭 가공할 때의 에칭 처리로서, (a)  $N_2=100\text{sccm}$ , (b)  $N_2/H_2=50/50\text{sccm}$ , (c)  $H_2=1000\text{sccm}$ 으로 했을 때의 에칭 가스로부터 발광되는 광을 분광하여 얻은 발광 스펙트럼을 측정했다. 결과를 도 5에 나타냈다.

도 5에 나타난 바와 같이,  $N_2/H_2$  혼합 가스로 에칭을 행하고 있는 경우에는,  $N_2$  가스 또는  $H_2$  가스를 사용한 경우에는 보이지 않는 NH의 피크가 관측되었다. 또, CN의 피크에 대해서는  $N_2/H_2$  혼합 가스의 경우에는  $N_2$  가스 또는  $H_2$  가스의 경우보다 강하게 피크가 관측되었다.

#### (실시예 2)

상기 실시 형태에서, 폴리알릴에테르로 이루어지는 제2 층간 절연막을 에칭 가공할 때의 에칭 처리로서,  $N_2/H_2=100/0-50/50-0/100\text{sccm}$ 와 에칭 가스 유량비를 변화시켰을 때의 상대 에칭 속도( $N_2/H_2=100/0\text{sccm}$ 인 때의 에칭 속도를 1로 함)와, 각 유량비에서의 (CN, NH,  $N_2$ , CH, H)의 각 발광 성분의 발광 스펙트럼 강도비(強度比)를 측정했다. 결과를 도 6에 나타냈다.

도 6에 나타난 바와 같이, 에칭 속도와 CN과 NH의 발광 스펙트럼 강도비는 거의 동일 거동(舉動)을 나타내는 것을 알 수 있었다.

상기 실시예 1 및 실시예 2의 실험에서, 폴리알릴에테르로 이루어지는 제2 층간 절연막을 에칭 가공할 때, NH기를 함유하는 이온 또는 래디컬이 에천트로서 작용하고, 그 반응 생성물로서 CN를 함유하는 화합물이 생성되어 있는 것이 확인되었다.

#### (실시예 3)

상기 실시 형태에서, 폴리알릴에테르로 이루어지는 제2 층간 절연막을 에칭 가공할 때의 에칭 가스로서, (a)  $N_2$ , (b)  $N_2/H_2$ 를 사용한 경우의 에칭 중의 매스 스펙트럼을 측정했다. 결과를 도 7에 나타냈다.

도 7에 나타난 바와 같이,  $N_2/H_2$  가스를 사용한 에칭에서는, NH 이온 및 래디컬이 생성되어 있으며, 이것이 에천트로서 기여하고, 반응 생성물로서 CN 또는 CN를 함유하는 분자가 생성되어 있는 것이 확인되었다.

본 발명은 절연막의 에칭 방법이나 배선층의 형성 방법을 포함하는 반도체 장치의 제조 방법 등에 적용 가능하고, 반도체 장치로서는 DRAM 등의 MOS 트랜지스터의 반도체 장치나, 양극성계의 반도체 장치, 또는 A/D 컨버터 등, 절연막의 에칭 방법이나 배선층의 형성 방법을 포함하는 방법에 의해 형성되는 것이면 무

것이나 적응 가능하고 한정이 없다.

본 발명은 상기 실시 형태에 한정되지 않는다.

예를 들면, 유기계 유전막을 포함하는 절연막을 에칭하여 콘택트 홀을 개구하는 외에, 홀 배선을 형성하기 위한 다마신 프로세스, 또는 홀 배선과 콘택트 홀을 동시에 개구하는 듀얼 다마신 프로세스(damascene process) 등의 에칭 가공에 적용하는 것도 가능하다.

또, 제1 층간 절연막 및 제2 층간 절연막은 각각 다층 구성으로 할 수 있다.

제1 및 제2 배선층, 프러그 등의 배선층은, 각각 단층 구성 또는 다층 구성으로 하는 것이 가능하다.

반도체 기판 상에는 트랜지스터나 커패시터 등의 여러 가지 반도체 소자를 형성할 수 있다.

그 밖에, 본 발명의 요지를 일탈하지 않는 범위에서 여러 가지의 변형을 행할 수 있다.

#### 발명의 효과

본 발명에 의하면, 폴리알릴에테르막 등의 유기계 유전막 부분을 에칭할 때, 최소한 NH기를 함유하는 이온 또는 래디칼에 의해 에칭하고, 도전 물질의 원인으로 되는 대미지출을 형성하지 않아, 사이드 에칭을 억제하고, 또 높은 에칭 속도를 유지하여 스루풋의 저하를 초래하지 않고, 에칭할 수 있다.

또, 이 에칭 처리에 의해 유기계 유전막을 포함하는 절연막에 개구부를 형성하고, 도전체로 매입하여 배선층을 형성할 수 있다.

#### (5) 청구의 범위

청구항 1. 기판에 유기계 유전막(誘電膜)을 포함하는 절연막을 형성하는 공정과,

상기 절연막의 상층에 마스크층을 패턴 형성하는 공정과,

상기 마스크층을 에칭 마스크로 하여, 최소한 NH기(基)를 함유하는 이온 또는 래디칼(radical)에 의해, 상기 절연막을 에칭 가공하는 공정

를 가지는 절연막의 에칭 방법.

청구항 2. 제1항에 있어서,

상기 절연막을 에칭 가공하는 공정에서는, 최소한 수소 gas와 질소 gas를 함유하는 혼합 가스 중에서의 기체 방전에 의해, NH기를 함유하는 이온 또는 래디칼을 발생시켜 에칭 가공하는 절연막의 에칭 방법.

청구항 3. 제1항에 있어서,

상기 절연막을 에칭 가공하는 공정에서는, 최소한 암모니아 gas를 함유하는 가스 중에서의 기체 방전에 의해, NH기를 함유하는 이온 또는 래디칼을 발생시켜 에칭 가공하는 절연막의 에칭 방법.

청구항 4. 제1항에 있어서,

상기 절연막을 에칭 가공하는 공정에서는, 최소한 CN기를 함유하는 반응 생성물을 생성하면서 에칭 가공하는 절연막의 에칭 방법.

청구항 5. 제1항에 있어서,

상기 절연막을 형성하는 공정과, 기판에 상기 유기계 유전막을 형성하는 공정과, 상기 유기계 유전막의 상층에 산화 실리콘계 유전막을 형성하는 공정을 포함하고,

상기 절연막을 에칭 가공하는 공정에서는, 상기 유기계 유전막 부분을 에칭 가공할 때, 최소한 NH기를 함유하는 이온 또는 래디칼에 의해 에칭 가공하는 절연막의 에칭 방법.

청구항 6. 제1항에 있어서,

상기 유기계 유전막으로서, 폴리알릴에테르막을 형성하는 절연막의 에칭 방법.

청구항 7. 기판에 제1 배선층을 형성하는 공정과,

상기 제1 배선층의 상층에 유기계 유전막을 포함하는 절연막을 형성하는 공정과,

상기 절연막의 상층에 마스크층을 패턴 형성하는 공정과,

상기 마스크층을 에칭 마스크로 하여, 최소한 NH기를 함유하는 이온 또는 래디칼에 의해 에칭하고, 상기 절연막을 관통하여 제1 배선층에 달하는 개구부를 형성하는 공정과,

상기 제1 배선층에 접속하도록 상기 개구부 내를 도전체로 매입(埋入)하여, 제2 배선층을 형성하는 공정을 가지는 배선층의 형성 방법.

청구항 8. 제7항에 있어서,

상기 개구부를 형성하는 공정에서는, 최소한 수소 gas와 질소 gas를 함유하는 혼합 가스 중에서의 기체 방전에 의해, NH기를 함유하는 이온 또는 래디칼을 발생시켜 에칭하는 배선층의 형성 방법.

청구항 9. 제7항에 있어서,

상기 개구부를 형성하는 공정에서는, 최소한 암모니아 gas를 함유하는 가스 중에서의 기체 방전에 의해,

NH기를 함유하는 미온 또는 래디칼을 발생시켜 에칭하는 배선층의 형성 방법.

청구항 10. 제7항에 있어서,

상기 개구부를 형성하는 공정에서는, 최소한 CN기를 함유하는 반응 생성물을 생성하면서 에칭하는 배선층의 형성 방법.

청구항 11. 제7항에 있어서,

상기 절연막을 형성하는 공정이, 기판에 상기 유기계 유전막을 형성하는 공정과, 상기 유기계 유전막의 상층에 산화 실리콘계 유전막을 형성하는 공정을 포함하고,

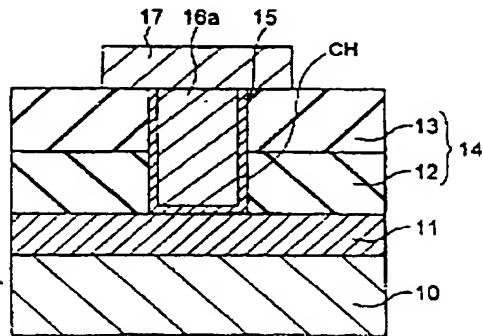
상기 개구부를 형성하는 공정에서는, 상기 유기계 유전막 부분을 에칭할 때, 최소한 NH기를 함유하는 이온 또는 래디칼에 의해 에칭하는 배선층의 형성 방법.

청구항 12. 제7항에 있어서,

상기 유기계 유전막으로서, 폴리알릴에테르막을 형성하는 배선층의 형성 방법.

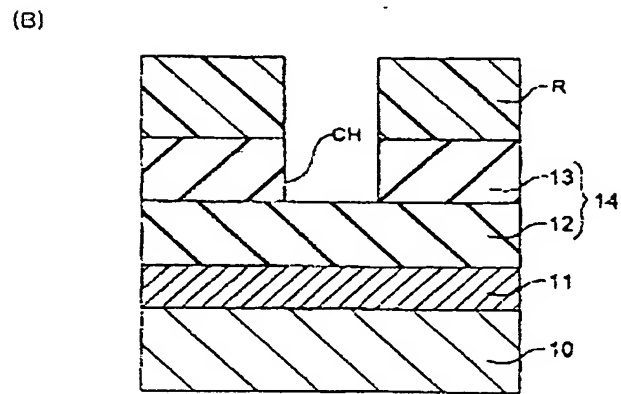
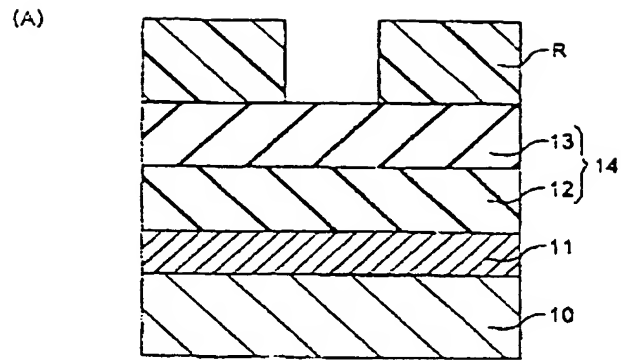
도면

도면1

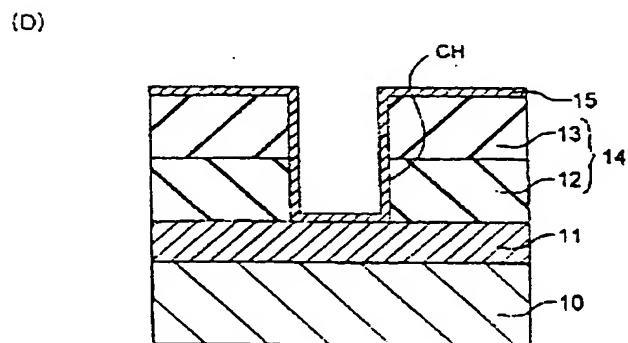
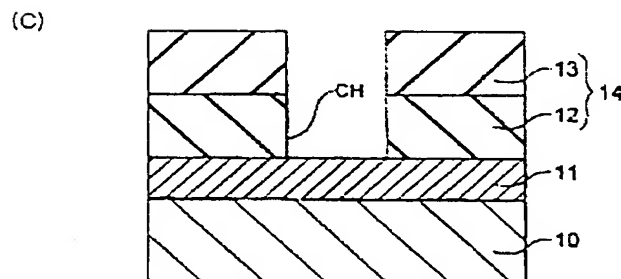




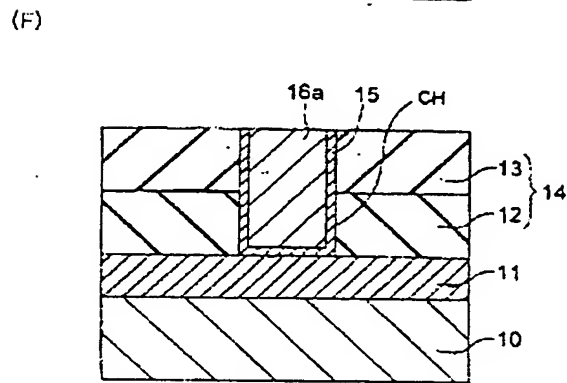
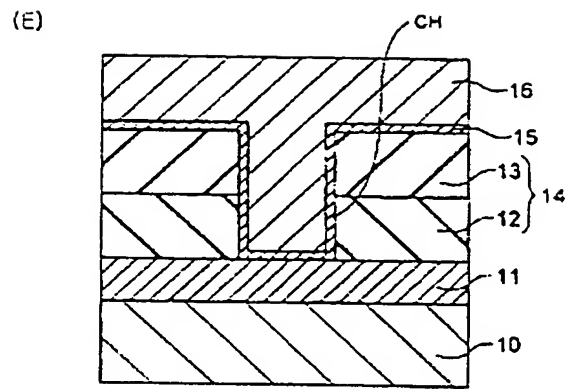
도 22



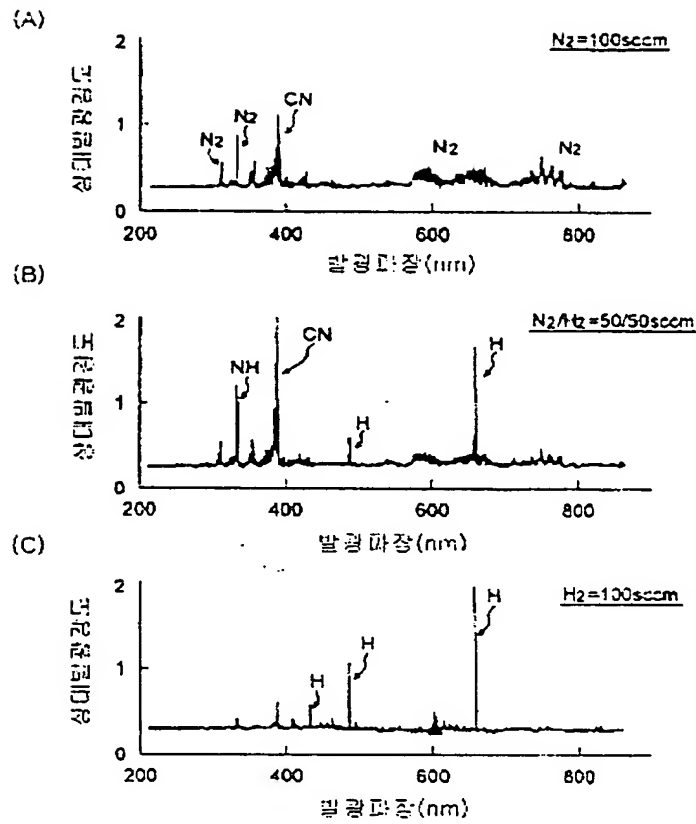
도 23



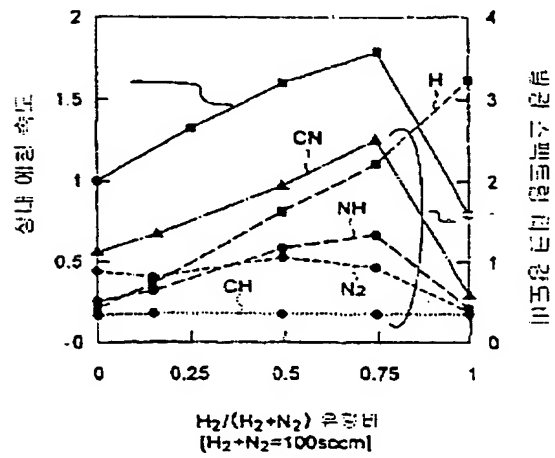
도 24



도 B5

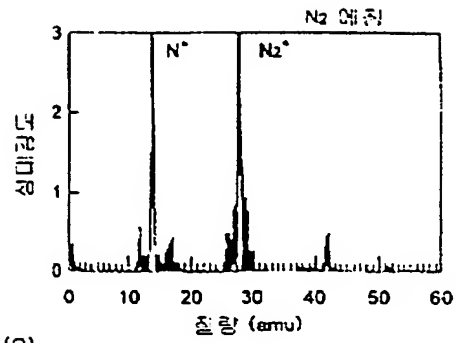


도 B6

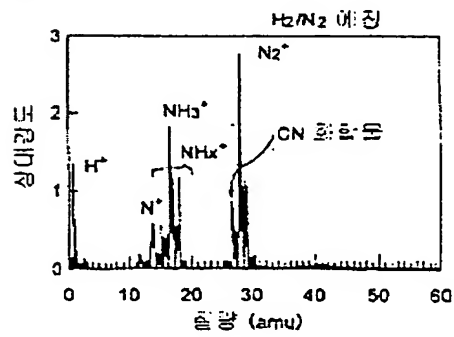


도 17

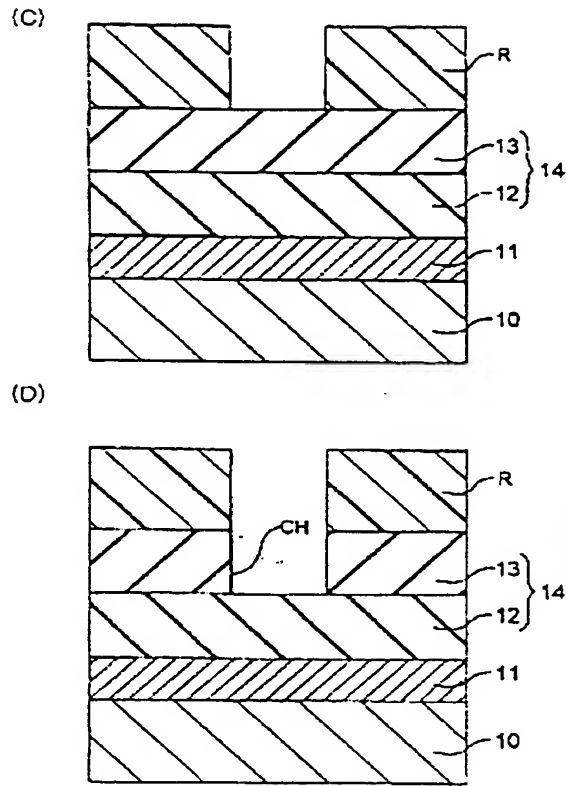
(A)



(B)

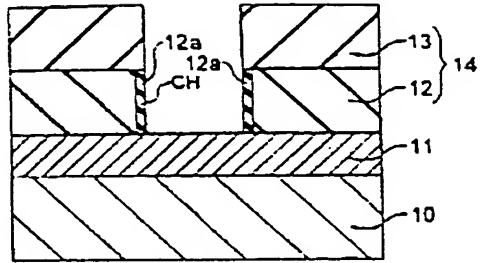


도 8

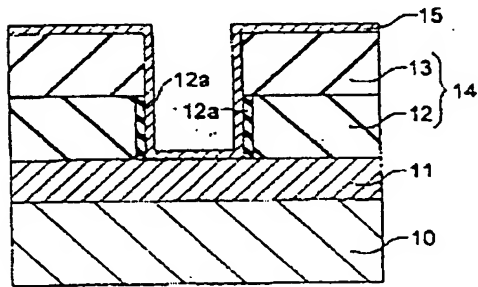


529

(C)



(D)



500

